

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 63-251945

(43)Date of publication of application : 19.10.1988

(51)Int.Cl.

G11B 7/125
G11B 7/00
// H01S 3/096

(21)Application number : 62-086426

(71)Applicant : PIONEER ELECTRONIC CORP

(22)Date of filing : 08.04.1987

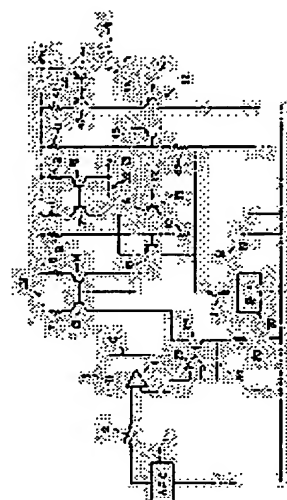
(72)Inventor : UCHIUMI YOSHIHIRO
MOTOYAMA AKIRA

(54) LIGHT SOURCE DRIVING CIRCUIT

(57)Abstract:

PURPOSE: To prevent formation of a it by a bottom level so as to improve the S/N, by releasing the superposition of high-frequency signals of a light source and making the level of a bias driving current lower than that of the reproducing time at the time of recording.

CONSTITUTION: A light source 9 which generates prescribed light, a 1st current feeding circuit which supplies a 1st driving current to the light source 19 at the time of the recording mode and reproducing mode, a 2nd current feeding circuit which supplies a 2nd driving current which changes in corresponding to recording signals at the time of the recording mode, with the 2nd current being superposed upon the 1st current, a 3rd current feeding circuit which supplies a 3rd driving current under a condition where the 3rd current is superposed upon the 1st current at the time of reproducing mode, and a generating circuit 20 which generates high-frequency signals to be supplied at the time of the reproducing mode are provided. At the time of the recording mode, modulated 2nd driving current is supplied in state where the 2nd current is superposed upon the 1st current and, at the time of the reproducing mode, the 3rd driving current is supplied in condition where the 3rd current is added to the 1st current and high-frequency signals are superposed. Therefore, the bottom level of the output of the light source at the time of recording can be made equivalent to or lower than the level of the reproducing time and, as a result, the S/N is improved.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11) 特許出願公告番号

特公平7-31823

(24) (44) 公告日 平成7年(1995)4月10日

(51) Int.Cl.⁸

G 1 1 B 7/125

識別記号 庁内整理番号

A 7247-5D

F I

技術表示箇所

発明の数1(全 5 頁)

(21) 出願番号 特願昭62-86426

(22) 出願日 昭和62年(1987)4月8日

(65) 公開番号 特開昭63-251945

(43) 公開日 昭和63年(1988)10月19日

H. 登録

(71) 出願人 999999999

バイオニア株式会社

東京都目黒区目黒1丁目4番1号

(72) 発明者 内海 喜洋

埼玉県所沢市花園4丁目2610番地 バイオ
ニア株式会社所沢工場内

(72) 発明者 本山 明

埼玉県所沢市花園4丁目2610番地 バイオ
ニア株式会社所沢工場内

(74) 代理人 弁理士 石川 泰男 (外2名)

審査官 西川 一

(54) 【発明の名称】 光源駆動回路

【特許請求の範囲】

【請求項1】 所定の光を発生する光源と、記録モード時及び再生モード時に第1の駆動電流を該光源に供給する第1の供給回路と、記録モード時に記録信号に対応して変化する第2の駆動電流を該第1の駆動電流に重畳して該光源に供給する第2の供給回路と、再生モード時に第3の駆動電流を該第1の駆動電流に重畳して該光源に供給する第3の供給回路と、再生モード時に該光源に供給する高周波信号を発生する発生回路とを備えることを特徴とする光源駆動回路。

【発明の詳細な説明】

【産業上の利用分野】

本発明は半導体レーザ等の光源を駆動するのに好適な光源駆動回路に関する。

【発明の概要】

本発明においては記録時、光源の高周波信号の重畳が解除されるとともに、再生時における場合よりバイアス駆動電流のレベルが小さくされる。

【従来の技術】

第3図は従来の光ディスク装置のピックアップに用いられている光源を駆動する光源駆動回路のブロック図である。光ディスクに記録されている情報を再生するときスイッチ2、3は共にオンされる。APC回路1は光源としての半導体レーザ19の出力をモニタし、モニタ出力を所定の基準値と比較し、その誤差信号を出力する。この誤差信号はスイッチ2を介して演算増幅器4とコンデンサ5を有するホールド回路6に入力される。ホールド回路6の出力電圧は、演算増幅器23、NPNトランジスタ24及び抵抗25よりなる電圧電流変換回路34に入力され、電流に変換される。電圧電流変換回路34の出力は抵抗7、

8、PNPトランジスタ13、14よりなる供給回路としてのカレントミラー回路31に輸入される。カレントミラー回路31は電圧電流変換回路34（ホールド回路6）より入力される信号に対応したレベルの駆動電流をトランジスタ14のコレクタより出力する。この駆動電流は半導体レーザ19に供給され、半導体レーザ19は所定のレベルのレーザ光を出力する。

出力された光が上述したようにAPC回路1によりモニタされるので、半導体レーザ19の出力レベルは所定の基準値に対応するように制御される。

一方再生時発生回路20が出力する高周波信号がスイッチ3（必要に応じてさらに図示せぬコンデンサ）を介して半導体レーザ19に重畳される。その結果ディスクからの戻り光に起因するノイズに影響されことなく記録情報を再生することができる。

半導体レーザ19の入出力特性は第4図に実線で示すようになる。従ってトランジスタ14から供給される駆動電流 I_1 に対応して P_1 のレベルの出力光が発せられる。光ディスクに情報を記録する場合半導体レーザ19に定格以上の電流が供給されないようにするためスイッチ3がオフされる。従って高周波信号は重畳されない。またこのときスイッチ2もオフされるので、再生時における駆動電流のレベルがコンデンサ5に記憶（ホールド）され、トランジスタ14は再生時における場合と同一のレベルの駆動電流 I_1 を半導体レーザ19に供給する。

抵抗11、12、PNPトランジスタ17、18よりなる供給回路としてのカレントミラー回路32の端子21には、記録時の駆動電流のレベルを設定する所定の制御信号が入力されている。カレントミラー回路32が出力する駆動電流 I_2 は、抵抗9、10、PNPトランジスタ15、16よりなる差動回路33に輸入される。差動回路33の一方のトランジスタ16のベースには記録信号が供給されているので、他方のトランジスタ15のコレクタから記録信号に対応して駆動電流 I_3 が出力される。この駆動電流 I_3 が半導体レーザ19に供給される。その結果半導体レーザ19には駆動電流 I_1 と駆動電流 I_3 とを加算した電流 $I_4 (= I_1 + I_3)$ が流れる。第4図に示すように駆動電流 I_4 が入力されたとき、半導体レーザ19の出力レベルは P_2 となる。結局半導体レーザ19の出力は記録信号に対応してボトムレベル P_1 とトップレベル P_2 の間で変化する。

光ディスクにはボトムレベル P_1 ではビットが形成（情報が記録）されないが、より大きいトップレベル P_2 ではビットが形成（情報が記録）される。

〔発明が解決しようとする問題点〕

しかしながら第4図に実線で示した特性は戻り光による影響を軽減するために高周波信号を重畳した場合のものであり、高周波信号を重畳しない場合の特性は破線で示すようになる。その結果記録時におけるボトムレベルは P_1 ではなく、それより大きい P_3 となる。従って最悪の場合ボトムレベル P_3 によってもビットが形成されてしま

うおそれがある。またボトムレベル P_3 の近傍は一般的にノイズが発生し易いので、S/Nが悪くなる欠点がある。そこで本発明はボトムレベルによってビットが形成されないようにするとともに、S/Nを向上させるものである。

〔問題点を解決するための手段〕

本発明は光源駆動回路において、所定の光を発生する光源と、記録モード時及び再生モード時に第1の駆動電流を該光源に供給する第1の供給回路と、記録モード時に記録信号に対応して変化する第2の駆動電流を第1の駆動電流に重畳して光源に供給する第2の供給回路と、再生モード時に第3の駆動電流を第1の駆動電流に重畳して光源に供給する第3の供給回路と、再生モード時に光源に供給する高周波信号を発生する発生回路とを備えることを特徴とする。

〔作用〕

光源は所定の光を発生する。この光源には3つの供給回路が出力する駆動電流と、発生回路が出力する高周波信号とが供給される。記録モード時においては、記録信号により変調された第2の駆動電流が第1の駆動電流に重畳されて供給される。再生モード時においては第1の駆動電流と第3の駆動電流とが加算されて供給されるとともに、高周波信号が重畳される。

〔実施例〕

第1図は本発明の光源駆動回路のブロック図であり、第3図における場合と対応する部分には同一の符号を付してある。本発明においては抵抗43、44、PNPトランジスタ47、48、端子49よりなる供給回路としてのカレントミラー回路（定電流回路）51の出力が、抵抗41、42、PNPトランジスタ45、46、端子50よりなる差動回路52を介して半導体レーザ19に供給されるようになっている。その他の構成は第3図における場合と同様である。再生モード時スイッチ2がオンされる。従ってカレントミラー回路（定電流回路）31から半導体レーザ19に駆動電流（定電流）が供給される。但しこの駆動電流は上述した場合（ I_1 ）より小さい値 I_4 に設定されている。また再生モード時端子50に高レベルの制御信号が入力され、端子49にカレントミラー回路51の出力電流が I_3 となるように制御信号が入力されている。その結果トランジスタ46がオフし、トランジスタ45がオンして、カレントミラー回路51より出力される駆動電流（定電流） I_3 がトランジスタ45を介して半導体レーザ19に供給される。結局半導体レーザ19には、駆動電流 I_4 と駆動電流 I_3 とを加算した駆動電流 $I_1 (= I_4 + I_3)$ が供給される。

上述した場合と同様に再生モード時スイッチ3がオンされるので高周波信号が（図示せぬコンデンサを介して）半導体レーザ19に重畳される。その結果半導体レーザ19の特性は第2図において実線で示したようになり、その出力レベルは P_1 となる。

APC回路1の基準電圧は駆動電流 I_1 に対応して上述した

場合より小さく設定される。APC回路 1 による自動レベル制御は、駆動電流 I_3 の成分に対しては行われぬが、半導体レーザ 19 の出力レベルを略所定値に制御することは可能である。

次に記録モード時においては上述した場合と同様にスイッチ 2、3 がオフされるとともに、端子 50 には低レベルの制御信号が入力される。従ってトランジスタ 46 がオンし、トランジスタ 45 がオフするので、カレントミラー回路 51 が出力する駆動電流 I_3 は半導体レーザ 19 に供給されず、カレントミラー回路 31 が出力する駆動電流 I_4 のみが供給される。この駆動電流 I_4 は、第 2 図において破線で示すように高周波信号を重畳しない場合において、重畳した場合（再生モード時）と同一（又はそれ以下）の出力レベル P_1 が得られる値に設定されている。これにより記録時の出力のボトムレベルが再生時の出力レベルと同一になる。記録モード時において端子 22 に記録信号が入力されるのは上述した場合と同様である。従って端子 21 に入力される制御信号に対応したレベルの駆動電流が記録信号に変調され、半導体レーザ 19 に供給される。端子 21 の制御信号は、カレントミラー回路（定電流回路）32 の出力が定電流（ $I_4 + I_3$ ）となるように設定されている。この駆動電流がカレントミラー回路 31 からの駆動電流 I_4 と加算されるので、最終的に駆動電流は I_2 （ $= I_4 + I_3 + I_3$ ）となる。従って半導体レーザ 19 の出力のトップレベルは P_2 となる。

【効果】

以上の如く本発明は光源駆動回路において、所定の光を発生する光源と、記録モード時及び再生モード時に第 1 の駆動電流を光源に供給する第 1 の供給回路と、記録モード時に記録信号に対応して変化する第 2 の駆動電流を第 1 の駆動電流に重畳して光源に供給する第 2 の供給回路と、再生モード時に第 3 の駆動電流を第 1 の駆動電流

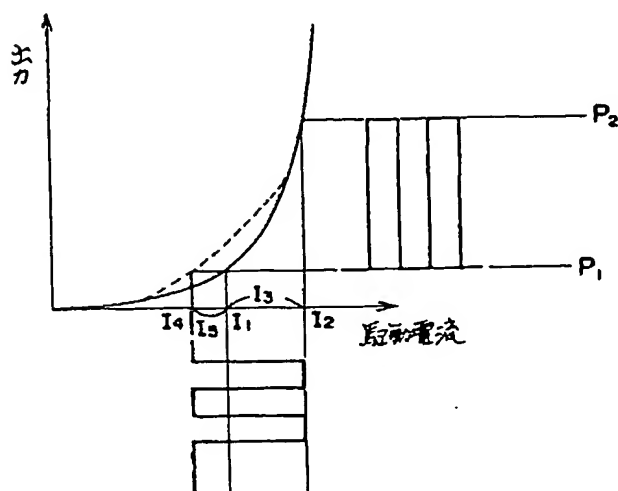
に重畳して光源に供給する第 3 の供給回路と、再生モード時に光源に供給する高周波信号を発生する発生回路とを備えるようにしたので、記録時における光源の出力のボトムレベルを再生時におけるレベルと同等又はそれ以下にすることができる。またバイアス点を戻り光によるノイズが少ない領域に移動させることができるので S/N が向上する。

【図面の簡単な説明】

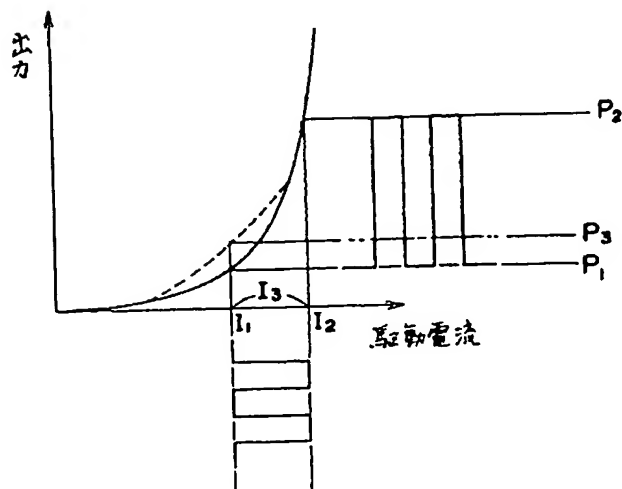
第 1 図は本発明の光源駆動回路のブロック図、第 2 図はその特性図、第 3 図は従来の光源駆動回路のブロック図、第 4 図はその特性図である。

- 1 ……APC回路
- 2, 3 ……スイッチ
- 4 ……演算増幅器
- 5 ……コンデンサ
- 6 ……ホールド回路
- 7 乃至 12 ……抵抗
- 13 乃至 18 ……PNP トランジスタ
- 19 ……半導体レーザ
- 20 ……発生回路
- 21, 22 ……端子
- 23 ……演算増幅器
- 24 ……NPN トランジスタ
- 25 ……抵抗
- 25 31, 32 ……カレントミラー回路
- 33 ……差動回路
- 34 ……電圧電流変換回路
- 41 乃至 44 ……抵抗
- 45 乃至 48 ……PNP トランジスタ
- 49, 50 ……端子
- 51 ……カレントミラー回路
- 52 ……差動回路

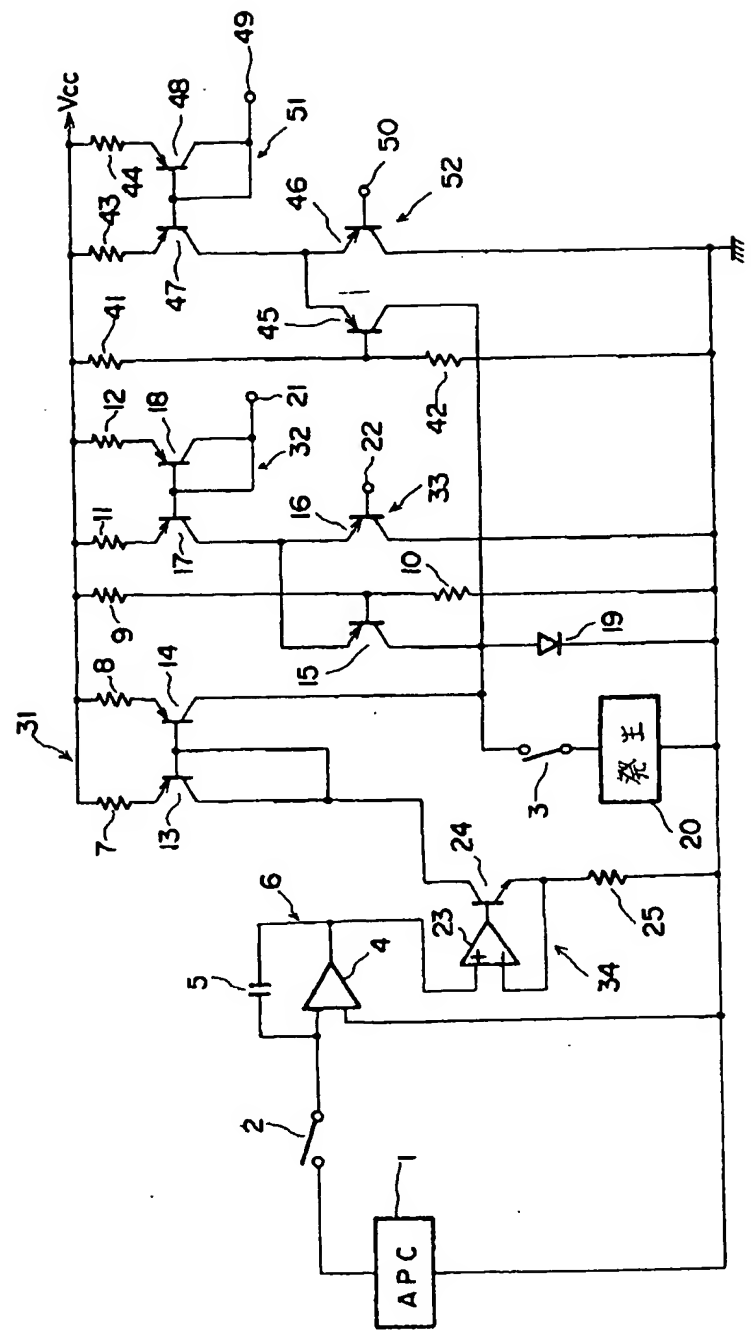
【第 2 図】



【第 4 図】



【第1図】



【第 3 図】

